

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: April 28, 2003

Application Number: Japanese Patent Application  
No. 2003-124385  
[JP2003-124385]

Applicant(s): FUJITSU MEDIA DEVICES LIMITED  
FUJITSU LIMITED

September 22, 2003

Commissioner,  
Japan Patent Office

Yasuo Imai (Seal)

Certificate No. 2003-3077866

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 4月28日

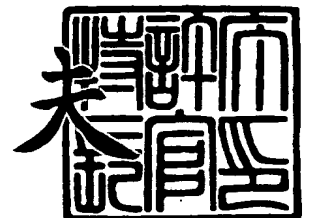
出願番号  
Application Number: 特願2003-124385  
[ST. 10/C]: [JP2003-124385]

出願人  
Applicant(s): 富士通メディアデバイス株式会社  
富士通株式会社

2003年 9月22日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



出証番号 出証特2003-3077866

【書類名】 特許願

【整理番号】 03041401

【提出日】 平成15年 4月28日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H03H 9/72

【発明の名称】 分波器及び電子装置

【請求項の数】 17

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 岩本 康秀

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 松田 隆志

【特許出願人】

【識別番号】 398067270

【氏名又は名称】 富士通メディアデバイス株式会社

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100087480

【弁理士】

【氏名又は名称】 片山 修平

【電話番号】 043-351-2361

【手数料の表示】

【予納台帳番号】 153948

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0117701

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 分波器及び電子装置

【特許請求の範囲】

【請求項 1】 異なる帯域中心周波数を有する 2 つの弾性表面波フィルタと、該 2 つの弾性表面波フィルタ同士の位相を整合させる位相整合用回路とをパッケージに収容した分波器において、

前記弾性表面波フィルタのチップをフェースダウン状態でパッケージのダイアタッチ層に実装し、前記ダイアタッチ層及び前記ダイアタッチ層の下層に、インダクタンスを形成するグラント線路パターンを有することを特徴とする分波器。

【請求項 2】 前記分波器は、前記ダイアタッチ層と前記下層に設けられたグラント線路パターンとが、前記パッケージ内に設けられたビアを介して直列に接続された構成を含むことを特徴とする請求項 1 記載の分波器。

【請求項 3】 前記グラント線路パターンは、線路長と線路幅の少なくとも一方が異なることを特徴とする請求項 1 又は請求項 2 記載の分波器。

【請求項 4】 前記弾性表面波フィルタは直列共振器と並列共振器とを複数段接続した構成を有し、

2 つの段に共通に設けられた並列共振器に接続されるグラント配線パターンは、その他の並列共振器に接続されるグラント配線パターンよりも長いことを特徴とする請求項 1 から請求項 3 のいずれか一項に記載の分波器。

【請求項 5】 前記パッケージは更に、前記位相整合用回路を構成する第 1 の位相整合用線路パターンが形成された層を有し、

前記グラント配線パターンは、前記第 1 の位相整合用線路パターンの上を通る位置に配置されていることを特徴とする請求項 1 から請求項 4 のいずれか一項に記載の分波器。

【請求項 6】 前記パッケージは更に、前記位相整合用回路を構成する第 1 の位相整合用線路パターンが形成された第 1 の位相整合用パターン層と、

前記第 1 の層よりも下段に位置し、前記位相整合用回路を構成する第 2 の位相整合用線路パターンが形成された第 2 の位相整合用パターン層と、

前記第 1 及び第 2 の位相整合用パターン層を挟むように設けられ、それぞれグ

ランドパターンが形成された第 1 のグラント層、第 2 のグラント層及び第 3 のグラント層とを有し、

前記第 1 及び第 2 のグラント層に形成されたグラントパターンの間隔と、前記第 2 及び前記第 3 のグラント層に形成されたグラントパターンの間隔とが異なることを特徴とする請求項 1 から請求項 4 のいずれか一項に記載の分波器。

【請求項 7】 前記第 1 及び第 2 のグラント層に形成されたグラントパターンの間隔は、前記第 2 及び前記第 3 のグラント層に形成されたグラントパターンの間隔よりも短いことを特徴とする請求項 6 記載の分波器。

【請求項 8】 前記位相整合用線路の特性インピーダンスは、前記分波器に接続される外部回路の特性インピーダンスよりも小さいことを特徴とする請求項 6 又は請求項 7 記載の分波器。

【請求項 9】 前記第 1 及び第 2 の位相整合用パターン層のそれぞれ形成された位相整合用線路パターンは、直交する部分を含むことを特徴とする請求項 6 から請求項 8 記載の分波器。

【請求項 1 0】 前記第 2 の位相整合用線路パターンは、前記第 1 の位相整合用線路パターンよりも長いことを特徴とする請求項 6 から請求項 9 のいずれか一項に記載の分波器。

【請求項 1 1】 前記ダイアタッチ層と前記第 1 の位相整合用配線パターン層の間に前記第 1 のグラント層が配置されていることを特徴とする請求項 6 から請求項 1 0 のいずれか一項に記載の分波器。

【請求項 1 2】 前記グラント線路パターンは、受信側のグラント線路パターンを有し、

前記受信側のグラント線路パターンは、前記パッケージのキャップ搭載層に形成されたグラントパターンと、最下層に形成されたフットパッドだけで共通化されていることを特徴とする請求項 1 から請求項 1 1 のいずれか一項に記載の分波器。

【請求項 1 3】 前記グラント線路パターンは、送信側のグラント線路パターンを含み、

前記送信側のグラント線路パターンと前記受信側のグラント線路パターンは、

最下層に形成されたフットパッドだけで共通化されていることを特徴とする請求項 1 から請求項 1 2 のいずれか一項に記載の分波器。

【請求項 1 4】 前記チップを搭載する前記ダイアタッチ層は、前記チップの回路形成面の外側に配置されたパッドに接続するフリップチップボンディングパッドを有することを特徴とする請求項 1 から請求項 1 3 記載のいずれか一項に記載の分波器。

【請求項 1 5】 前記位相整合用回路は、前記パッケージの複数の層に形成された配線パターンを有し、当該配線パターンの両端は、前記パッケージ内の所定の層上で対角の位置に配置されていることを特徴とする請求項 1 から請求項 1 4 のいずれか一項に記載の分波器。

【請求項 1 6】 異なる帯域中心周波数を有する第 1 及び第 2 の弾性表面波フィルタが形成された一つのチップをパッケージに収容した分波器において、

前記第 1 の弾性表面波フィルタを形成する共振器と、前記第 2 の弾性表面波フィルタを形成する共振器とは、弾性表面波の伝搬方向に横並びに配置され、

前記チップは、前記横並びに配置された前記第 1 及び第 2 の弾性表面波フィルタを挟み込むように設けられたパッドを有することを特徴とする分波器。

#### 【請求項 1 7】

アンテナと、これに接続される分波器と、該分波器に接続される送信系及び受信系回路とを具備し、前記分波器は、請求項 1 から請求項 1 6 のいずれか一項に記載の分波器であることを特徴とする電子装置。

#### 【発明の詳細な説明】

##### 【0 0 0 1】

#### 【発明の属する技術分野】

本発明は、弾性表面波フィルタを用いた分波器に関する。

##### 【0 0 0 2】

#### 【従来の技術】

近年、移動体通信システムの発展に伴って携帯電話、携帯情報端末等が急速に普及しており、これら端末の小型・高性能化の競争が各メーカー間で行なわれている。また、携帯電話のシステムも、アナログとデジタルの両方が用いられ、使

用周波数も 8 0 0 M H z ～ 1 G H z 帯と 1 . 5 G H z ～ 2 . 0 G H z 帯と多岐にわたっている。

#### 【 0 0 0 3 】

近年の携帯電話器の開発では、システムの多様化によりデュアルモード（アナログとデジタルの併用、デジタルの時間分割変調方式（T D M A）とコード分割変調方式（C D M A）との併用、又はデュアルバンド（8 0 0 M H z 帯と 1 . 9 G H z 帯、9 0 0 M H z 帯と 1 . 8 G H z 帯又は 1 . 5 G H z 帯の併用）化を行なうことで、端末を高機能化することが行なわれている。これらに用いられるフィルタなどの部品も高機能化が求められ、いろいろな開発がなされている。他方、多機能化以外に小型且つ低コスト化の要求も当然のように求められている。

#### 【 0 0 0 4 】

高機能端末におけるアンテナ分波器は、誘電体又は少なくとも一方に誘電体を用いた弾性表面波との複合分波器、あるいは弾性表面波デバイスのみで構成されたものがある。誘電体分波器は、サイズが大きいために、携帯端末機器の小型化や薄型化が非常に難しい。また、片方に弾性表面波分波器を用いる場合でも誘電体デバイスのサイズが小型・薄型化を難しくしている。

#### 【 0 0 0 5 】

従来の弾性表面波フィルタを用いた分波器デバイスは、プリント板上に個別のフィルタと位相整合用回路を搭載したモジュール型のものや、多層セラミックパッケージに送信及び受信用フィルタチップを搭載し位相整合用回路をパッケージ内に設けた一体型のものがある。これらは、誘電体分波器に比べ体積が 1 / 3 から 1 / 1 5 程度であり、また高さ方向だけでみると 1 / 2 から 1 / 3 程度の小型薄型化が可能となる。この弾性表面波デバイスを用い且つデバイスサイズを小型にすることで、誘電体デバイスと同等のコストにすることが可能となっている。

#### 【 0 0 0 6 】

今後、更なる小型化が要求されているが、その小型化のためには、特許文献 1 に記載したような多層セラミックスパッケージを用いた構造を用いること、さらにはひとつのチップ上に 2 つのフィルタを形成することやワイヤ接続を用いないフ



リップチップ実装技術の適用等が今後行われることは必須である。いずれの場合においても 2 つの弾性表面波フィルタを搭載する気密封止可能なパッケージと 2 つのフィルタを用いて分波器を構成する場合の位相整合用回路は必要となる。

#### 【0 0 0 7】

更なる小型化をするためには、弾性表面波フィルタのチップとパッケージの接続は、ワイヤボンディング方式からフェイスダウン方式にする必要がある。

ワイヤボンディング方式は、ワイヤボンディングパッドの面積分とワイヤとキャップの接触防止のため、外形と高さが大きくなってしまふ欠点がある。そこで、特許文献 2 や特許文献 3 に記載の技術が提案されているが、分波器デバイスで重要な相手側帯域の抑圧に関しては何ら考慮されていない（約  $-40 \sim -50$  dB は必要）。これは、並列共振器とグランドとの間のインダクタンス（並列共振器のグランド・インダクタンス）について考慮していないためである。

#### 【0 0 0 8】

特許文献 4 は、グランド層に挟まれた位相整合用の線路パターンが 2 層にわたって引き回されており、ストリップラインの特性インピーダンスを外部回路の特性インピーダンスよりも大きくしたものである。しかし、この方式では、特性インピーダンスを外部回路よりも高く保つために、ストリップラインとこの上下に有るグランドとの間隔を離さなければならず、小型化に反している。また、位相整合用の線路を挟むグランドは、フッドパッドよりも上方に設けられているため、パッケージの高さを低くする考慮がなされていない。

#### 【0 0 0 9】

##### 【特許文献 1】

特開平 1 0 - 1 2 6 2 1 3 号公報

##### 【特許文献 2】

特開平 1 1 - 2 6 6 2 3 号公報

##### 【特許文献 3】

特開 2 0 0 3 - 1 0 1 3 8 5 号公報

##### 【特許文献 4】

特開平 8 - 1 8 3 9 3 号公報

**【発明が解決しようとする課題】**

従って、本発明は分波器において、帯域外抑圧度を向上させつつ小型化を可能にすることを課題とする。

**【0 0 1 0】****【課題を解決するための手段】**

上記課題を解決するために、本発明は、請求項 1 に記載のように、異なる帯域中心周波数を有する 2 つの弾性表面波フィルタと、該 2 つの弾性表面波フィルタ同士の間を位相を整合させる位相整合用回路とをパッケージに収容した分波器において、前記弾性表面波フィルタのチップをフェースダウン状態でパッケージのダイアタッチ層に実装し、前記ダイアタッチ層及び前記ダイアタッチ層の下層に、インダクタンスを形成するグラウンド線路パターンを有する。ダイアタッチ層及びダイアタッチ層の下層に、グラウンド線路パターンを設けたので、線路長の長いグラウンド線路を形成することができるため、ワイヤがなくても大きなインダクタンスを実装することが可能である。これにより、小型且つ高性能な分波器デバイスを実現することができる。

**【0 0 1 1】**

また、請求項 1 に記載の分波器は、好ましくは請求項 2 に記載のように、前記ダイアタッチ層と前記下層に設けられたグラウンド線路パターンとが、前記パッケージ内に設けられたビアを介して直列に接続された構成を含む。二層にわたり引き回された線路長の長いグラウンド線路を形成することができるため、ワイヤがなくても大きなインダクタンスを実装することが可能である。これにより、小型且つ高性能な分波器デバイスを実現することができる。

**【0 0 1 2】**

また、請求項 1 に記載の分波器は、好ましくは請求項 3 に記載のように、前記グラウンド線路パターンの線路長と線路幅の少なくとも一方が異なる。グラウンド配線の線路長又は線路幅を異ならせることにより、各グラウンド配線のインダクタンスの大きさを調整することができるとともに、帯域外抑圧度を向上させることができる。

**【0 0 1 3】**

また、請求項 1 又は 2 記載の分波器は、好ましくは請求項 4 に記載のように、前記弾性表面波フィルタは直列共振器と並列共振器とを複数段接続した構成を有し、2 つの段に共通に設けられた並列共振器に接続されるグランド配線パターンは、その他の並列共振器に接続されるグランド配線パターンよりも長い。この構成により、抑圧度を向上させることができる。

#### 【0 0 1 4】

請求項 1 から 4 のいずれかに記載の分波器において、好ましくは請求項 5 に記載のように、前記パッケージは更に、前記位相整合用回路を構成する第 1 の位相整合用線路パターンが形成された層を有し、前記グランド配線パターンは、前記第 1 の位相整合用線路パターンの上を通る位置に配置されている。第 1 の位相整合用線路パターンがグランド配線パターンで覆われるため、位相整合用回路の特性インピーダンスが安定する。これにより、フィルタのマッチングが向上する。

#### 【0 0 1 5】

請求項 1 から 4 のいずれかに記載の分波器において、好ましくは請求項 6 に記載のように、前記パッケージは更に、前記位相整合用回路を構成する第 1 の位相整合用線路パターンが形成された第 1 の位相整合用パターン層と、前記第 1 の層よりも下段に位置し、前記位相整合用回路を構成する第 2 の位相整合用線路パターンが形成された第 2 の位相整合用パターン層と、前記第 1 及び第 2 の位相整合用パターン層を挟むように設けられ、それぞれグランドパターンが形成された第 1 のグランド層、第 2 のグランド層及び第 3 のグランド層とを有し、前記第 1 及び第 2 のグランド層に形成されたグランドパターンの間隔と、前記第 2 及び前記第 3 のグランド層に形成されたグランドパターンの間隔とが異なる。位相整合用回路の特性インピーダンスを調整できるので、マッチングを向上させることができる。

#### 【0 0 1 6】

請求項 6 に記載の分波器において、好ましくは請求項 7 に記載のように、前記第 1 及び第 2 のグランド層に形成されたグランドパターンの間隔は、前記第 2 及び前記第 3 のグランド層に形成されたグランドパターンの間隔よりも短い。この構成により位相整合用線路の特性インピーダンスが安定化するため、線路内での

余分は反射が低減できるので、挿入損失を向上できる。

【0 0 1 7】

請求項 6 又は 7 に記載の分波器において、好ましくは請求項 8 に記載のように、前記位相整合用線路の特性インピーダンスが、前記分波器に接続される外部回路の特性インピーダンスよりも小さい。これにより、位相整合用線路の特性インピーダンスの変動を少なくすることができるので、位相整合用線路の特性インピーダンスが安定化する。これにより、線路内での余分は反射を低減することができるので、挿入損失を向上できる。

【0 0 1 8】

請求項 6 から 8 のいずれかに記載の分波器において、好ましくは請求項 9 に記載のように、前記第 1 及び第 2 の位相整合用パターン層のそれぞれ形成された位相整合用線路パターンは、直交する部分を含む。この構成により、位相整合用線路同士の干渉を防止することができる。

【0 0 1 9】

請求項 6 から 9 のいずれかに記載の分波器において、好ましくは請求項 1 0 に記載のように、前記第 2 の位相整合用線路パターンは、前記第 1 の位相整合用線路パターンよりも長い。これにより、位相整合用回路の特性インピーダンスを安定させることができる。

【0 0 2 0】

請求項 6 から 1 0 のいずれかに記載の分波器において、好ましくは請求項 1 1 に記載のように、前記ダイアタッチ層と前記第 1 の位相整合用配線パターン層の間に前記第 1 のグランド層が配置されている。第 1 のグランド層に形成されたグランドパターンがダイアタッチ層の送信線路及び受信線路と、位相整合用回路を遮断するため、アイソレーションが大幅に向上する。

【0 0 2 1】

請求項 1 から 1 1 のいずれかに記載の分波器において、好ましくは請求項 1 2 に記載のように、前記グランド線路パターンは、受信側のグランド線路パターンを有し、前記受信側のグランド線路パターンは、前記パッケージのキャップ搭載層に形成されたグランドパターンと、最下層に形成されたフットパッドだけで共

通化されている。受信フィルタは並列共振器のグラウンドを共通化した後に、インダクタンスを持つと、減衰極が低周波側にできるため抑圧が悪くなってしまう。このため、フットパッドで共通化すれば、グラウンド共通化後は、ほとんどインダクタンスを持たないため、抑圧を向上させることができる。

#### 【0 0 2 2】

請求項 1 から 1 2 のいずれかに記載の分波器において、好ましくは請求項 1 3 に記載のように、前記グラウンド線路パターンは、送信側のグラウンド線路パターンを含み、前記送信側のグラウンド線路パターンと前記受信側のグラウンド線路パターンは、最下層に形成されたフットパッドだけで共通化されている。この構成により、アイソレーションを向上させることができる。

#### 【0 0 2 3】

請求項 1 から 1 3 のいずれかに記載の分波器において、好ましくは請求項 1 4 に記載のように、前記チップを搭載する前記ダイアタッチ層は、前記チップの回路形成面の外側に配置されたパッドに接続するフリップチップボンディングパッドを有する。これにより、線路の引き回しが容易となる。

#### 【0 0 2 4】

請求項 1 から 1 4 のいずれかに記載の分波器において、好ましくは請求項 1 5 に記載のように、前記位相整合用回路は前記パッケージの複数の層に形成された配線パターンを有し、当該配線パターンの両端は前記パッケージ内の所定の層上で対角の位置に配置されている。この配置により、位相整合用回路の線路の引き回しが容易となる。

#### 【0 0 2 5】

本発明はまた、請求項 1 6 に記載のように、異なる帯域中心周波数を有する第 1 及び第 2 の弾性表面波フィルタが形成された一つのチップをパッケージに収容した分波器において、前記第 1 の弾性表面波フィルタを形成する共振器と、前記第 2 の弾性表面波フィルタを形成する共振器とは、弾性表面波の伝搬方向に横並びに配置され、前記チップは前記横並びに配置された前記第 1 及び第 2 の弾性表面波フィルタを挟み込むように設けられたパッドを有する。各パンプを離して配置させることができるため、アイソレーションが向上する。

## 【0 0 2 6】

本発明はまた、請求項 1 7 に記載のように、アンテナと、これに接続される分波器と、該分波器に接続される送信系及び受信系回路とを具備し、前記分波器は、請求項 1 から請求項 1 6 のいずれか一項に記載の分波器である電子装置を含む。

## 【0 0 2 7】

## 【発明の実施の形態】

初めに、分波器の基本構成について説明する。図 1 (a) は、分波器の回路構成の概念図、図 1 (b) は分波器の周波数特性を示す図である。なお、図 1 (b) の横軸は周波数（右に向かって周波数が高くなる）、縦軸は通過強度（上に向かって高くなる）である。

## 【0 0 2 8】

図 1 (a) に示すように、分波器 1 0 0 は 2 つのフィルタ 1 2 (F 1)、1 3 (F 2)、位相整合用回路 1 1、共通端子 1 4、送信側端子 1 5 及び受信側端子 1 6 を有する。共通端子 1 4 は、アンテナを通して電波を送受信する外部回路を接続する端子である。送信側端子 1 5 は、分波器 1 0 0 の外部に設けられる送信用回路を接続するためのもので、所望の中心周波数を持つ信号（送信信号）を送信用回路から分波器 1 0 0 に出力する端子である。受信側端子 1 6 は、分波器 1 0 0 の外部に設けられた受信用回路を接続するたものもので、所望の中心周波数を持つ受信信号を分波器 1 0 0 から受信用回路に出力する端子である。フィルタ 1 2、1 3 と位相整合用回路 1 1 とは、多層のセラミックパッケージ内に納められる。フィルタ 1 2 と 1 3 はそれぞれ弾性表面波フィルタで構成され、互いに異なる通過帯域中心周波数 F 1、F 2 を持つ。例えば、フィルタ 1 2 は送信用フィルタであり、フィルタ 1 3 は受信用フィルタである（以下、フィルタ 1 2 と 1 3 を夫々送信用フィルタ及び受信用フィルタを称する場合がある）。この場合、例えば F 2 > F 1 であり、1. 9 G H z 帯の分波器では、F 1 と F 2 の周波数差は約 1 0 0 M H z である。

## 【0 0 2 9】

位相整合用回路 1 1 は、フィルタ 1 2、1 3 のフィルタ特性を互いに劣化させ

ないようにするために設けられている。今、共通端子 14 からフィルタ 12 を見た場合の特性インピーダンスを  $Z_1$ 、フィルタ 13 を見た場合の特性インピーダンスを  $Z_2$  とする。位相整合用回路 11 の作用により、共通端子 14 から入力する信号の周波数が  $F_1$  の場合はフィルタ 12 側の特性インピーダンス  $Z_1$  は共通端子 14 の特性インピーダンス値と一致し、フィルタ 13 側の特性インピーダンスは無限大であってかつ反射係数は 1 となる。また、信号の周波数が  $F_2$  の場合はフィルタ 12 側の特性インピーダンスは無限大かつ反射係数は 1、フィルタ 13 の特性インピーダンス  $Z_2$  は共通端子 14 の特性インピーダンスと一致する。

#### 【0030】

次に、本発明の実施の形態を図面を参照して説明する。

#### 【0031】

図 2 は、本発明の一実施形態に係る分波器を説明するための図であって、フィルタチップを搭載したパッケージの断面図を示している。図 3 (a) は、キャップを取り外した分波器の平面図、同図 (b) はフィルタチップの接続面を示す図である。

#### 【0032】

図 2 に示すように、分波器 100 は積層パッケージ 120、キャップ 128、フィルタチップ 129、位相整合用線路パターン 132、133、接続路（サイドキャストレーション）135 を有する。

#### 【0033】

積層パッケージ 120 は、6 つの層 121～126 を図示するように積層した多層構造を有する。層 121 はキャップ搭載層である。層 122 はダイアタッチ層である。層 123 はグランド層である。層 124 は位相整合用線路パターン層である。層 125 はグランド層である。層 126 は位相整合用線路パターン層／フットパッド層である。

#### 【0034】

積層パッケージ 120 の各層 121～126 は、誘電率 ( $\epsilon$ ) が 8～9.5 程度のアルミナセラミック又はガラスセラミックの材料で形成されている。積層パッケージ 120 の寸法は、例えば約 3.8 mm×3.8 mm×1.4 mm である。

。1. 4 mmはパッケージの高さ（厚み）である。

#### 【0 0 3 5】

フィルタチップ1 2 9は、圧電基板上に弾性表面波共振器を形成するくし型電極や反射器、及びこれらを相互に結合する配線パターンを形成したものである。フィルタチップ1 2 9は、図1に示す2つのフィルタ1 2及び1 3を形成する。例えば、送信側フィルタ1 2をラダー型弾性表面波フィルタで構成し、受信側フィルタ1 3をラダー型弾性表面波フィルタで構成する。ラダー型弾性表面波フィルタは複数の弾性表面波共振器を含む。ラダー型弾性表面波フィルタは、1ポート弾性表面波共振器を梯子型に接続したものである。図3（a）、（b）では弾性表面波共振器を模式的に示してあり、送信側フィルタ1 2を構成する弾性表面波共振器を送信側共振器1 3 8として示し、受信側フィルタ1 3を構成する弾性表面波共振器を受信側共振器1 3 7として示してある。フィルタチップ1 2 9の圧電基板としては、例えば、LiTaO<sub>3</sub>（例えば42° Yカット-X伝搬）などの圧電単結晶を用いることができる。圧電基板上に形成されるくし型電極、反射器、及び配線パターンは導電材料で形成される。例えば、圧電基板上にAlを主成分とする合金（Al-Cu、Al-Mg等）及びその多層膜（Al-Cu/Cu/Al-Cu、Al/Cu/Al、Al/Mg/Al、Al-Mg/Mg/Al-Mg等）をスパッタにより形成し、露光、エッチングにより電極及び配線のパターンを形成する。なお、送信用フィルタ1 2と受信用フィルタ1 3とをそれぞれ別々の圧電基板上に形成する構成であってもよい。

#### 【0 0 3 6】

キャップ搭載層1 2 1は、パッケージ内部に階段状部分を形成する。この階段状の空間が、フィルタチップ1 2 9を収容するキャビティを形成している。フィルタチップ1 2 9は、このキャビティ内にフェイスダウン状態で実装される（フリップチップ実装）。

#### 【0 0 3 7】

キャップ搭載層1 2 1上には、キャップ1 2 8取り付けられている。キャップ1 2 8は、フィルタチップ1 2 9を密封封止する。キャップ1 2 8はAuメッキあるいはNiメッキなどの金属材料で作られている。また、積層パッケージ1 2



0の側面には、半円状の溝135<sub>1</sub>～135<sub>12</sub>が形成されている（以下、溝を総称するときには、溝135という）。図示する例では、この溝135は一側面当り3つ形成されている。これらの溝は、キャップ搭載層121から位相整合用線路パターン層／フットパッド層127まで連続している。溝135には導電層が設けられ、接続路（サイドキャストレーション）を構成する（以下、接続路も参照番号135で示す）。接続路135は層間の導通を形成するとともに、外部接続端子としても用いることができる。

#### 【0038】

ダイアタッチ層122は、フィルタチップ129の実装表面を提供するとともに、後述するように、各種配線パターンを形成するための領域を提供する。フィルタチップ129はパッド上に設けられたバンプ131を用いて、ダイアタッチ層122上に設けられたパッドに接続される。バンプ131には、例えばAuバンプを用いることができる。

#### 【0039】

グラウンド層123、125の各上面には、グラウンドパターン（GND）134が形成されている。グラウンドパターン134は、各グラウンド層123、125の大部分を覆うベタのグラウンドである。

#### 【0040】

位相整合用線路パターン層124、126の各上面にはそれぞれ、位相整合用線路パターン132、133が形成されている。これらのパターンは、図1に示す位相整合用回路11を構成する。位相整合用線路パターン132、133を2層にわたり引き回すことで、パッケージを小型化しても十分なインダクタンス値を得ることができる。位相整合用線路パターン132、133は、例えば約80～120 $\mu$ mの幅を有し、グラウンドパターン134等とともにストリップ線路構造を形成する。また、位相整合用パターン132、133は、例えば銅（Cu）、銀（Ag）、タングステン（W）などを主成分とする導電材料で作製されている。位相整合用線路パターン132、133は、位相整合用線路パターン層124、126上に導電膜を形成し、これをパターン印刷などの手法でパターンニングすることで形成される。

## 【0041】

フットパッド127は、外部接続端子であり、パッケージの最下層に設けられ、図1に示した共通端子14、送信側端子15、受信側端子16に相当する部分である。パッケージの最下層は、位相整合用線路パターン／フットパッド層126である。フットパッド127は接続路135や積層パッケージ120内に形成されたビアを介して、分波器内部の回路に接続されている。また、フットパッド127は、分波器内部の回路に接続されないフットパッドを含むものであってもよい。

## 【0042】

図3(a)に示すように、図キャップ128を外すと、フィルタチップ129、キャップ搭載層121及びダイアタッチ層122の一部が現れる。図3(a)に示すフィルタチップ129は、フェースダウンした状態で上から透視したものである。キャップ搭載層121上には、CuにNiとAuをメッキした導電材料等で形成されたシールリング136が形成されている。キャップ128はシールリング136上に搭載される。また、キャップ搭載層121は、中央に開口部139を有する。この開口部139は、フィルタチップ129を収容するキャビティを形成する。シールリング136は、積層パッケージ120の各側面の中央に位置する合計4つの接続路135<sub>2</sub>、135<sub>5</sub>、135<sub>8</sub>、135<sub>11</sub>と接続路135<sub>12</sub>を除く、各接続路135に接続されている。

## 【0043】

図4は、図2に示す分波器100の積層パッケージ120を分解した各層を示す図であって、同図(a)はキャップ搭載層121を、同図(b)はダイアタッチ層122を、同図(c)はグランド層123を、同図(d)は位相整合用配線パターン層124を、同図(e)はグランド層125を、同図(f)は位相整合用線路パターン層／フットパッド層126(上面)、同図(g)は位相整合用線路パターン層／フットパッド層126(下面)をそれぞれ示している。また、図5は、図4(b)に示すダイアタッチ層122を拡大して図示したものである。

## 【0044】

図4(a)のキャップ搭載層121は、その中央部に上述した開口部139を

有し、キャップ128を外すことにより、開口部139が見えるように構成されている。キャップ搭載層121には、シールリング136が形成されている。

#### 【0045】

図4（b）及び図5に示すダイアタッチ層122の上には、フィルタチップ129をフェースダウン状態で実装する。

#### 【0046】

ここで、説明の都合上、図4（g）に示す位相整合用線路パターン層／フットパッド層126の底面を説明する。この底面は、分波器100の実装面である。分波器100の実装面を配線基板（図示省略）上に設けて、分波器100を配線基板上に実装する。図4（g）に示すように、この実装面には、接続路135<sub>2</sub>、135<sub>8</sub>、135<sub>11</sub>（図4（a）参照）にそれぞれ接続される送信用フットパッド127<sub>1</sub>、受信用フットパッド127<sub>2</sub>及び共通端子用フットパッド127<sub>3</sub>が形成されている。各フットパッドはフットキャストレーションともいう。各フットパッド127<sub>1</sub>、127<sub>2</sub>、127<sub>3</sub>は外部接続端子として機能し、配線基板上的に対応する電極に接触して電氣的接続が形成される。送信用フットパッド127<sub>1</sub>は、分波器100の送信側端子15である（図1参照）。受信用フットパッド127<sub>2</sub>は、分波器100の受信側端子16である。共通端子用フットパッド127<sub>3</sub>は、分波器100の共通端子14である。

#### 【0047】

図4（b）及び図5に戻り、ダイアタッチ層122の上側の面には、信号パターン141、142、143、グランドパターン144、145、146、147、148、149、150が設けられている。フィルタチップ129は、バンパ131が設けられた一方の面が、ダイアタッチ層122の一方の面に対向するように配置され、バンパ131が信号パターン141～143、グランドパターン144～149の所定の位置に電氣的に接続される。図3（a）、（b）に示すように、フリップチップボンディングパッドの配置が、チップの外側に位置していることによって、線路の引き回しが容易となる。

#### 【0048】

更に、図4（b）及び図5を参照してダイアタッチ層122を更に説明するが

、併せて図 6 も参照する。図 6 は、分波器 100 の回路図である。図示するように、送信側フィルタ 12 は、複数の送信側共振器（1 ポート弾性表面波共振器）138 をラダー型に 4 段接続した構成である。直列腕には 4 つの共振器 S1 ～ S4 が設けられ、並列腕には 2 つの共振器 P1、P2 が設けられている。並列腕の共振器 P1 は直列腕の共振器 S1 と S2 で共用されている。同様に、並列腕の共振器 P2 は直列腕の共振器 S3 と S4 で共用されている。受信側フィルタ 13 は、複数の送信側共振器（1 ポート弾性表面波共振器）137 をラダー型に 5 段接続した構成である。直列腕には 4 つの共振器 S11 ～ S14 が設けられ、並列腕には 4 つの共振器 P11 ～ P14 が設けられている。並列腕の共振器 P14 は、直列腕の共振器 S13 と S14 で共用されている。L21 と L22 はそれぞれ共振器 P1 と P2 に直列に接続されたインダクタンス、L23 は L21 と L22 をグラウンドに接続するインダクタンスである。また L1 ～ L4 はそれぞれ並列腕の共振器 P11 ～ P14 に直列に接続されたインダクタンスで、共振器 P11 ～ P14 はこれらを介してグラウンドに直接接続されている。なお、C1 ～ C3 は寄生容量である。

#### 【0049】

図 4（b）及び図 5 に再び戻り、送信端子用パターン 141 は、接続路 135<sub>2</sub> を介して、最下層の位相整合用線路パターン層／フットパッド層 126 の送信用フットパッド 127<sub>1</sub> に接続されている。受信端子用パターン 142 は、接続路 135<sub>8</sub> を介して、最下層の位相整合用線路パターン層／フットパッド層 126 の受信用フットパッド 127<sub>2</sub> に接続されている。共通端子用パターン 143 は、接続路 135<sub>11</sub> を介して、位相整合用線路パターン層／フットパッド層 126 の共通端子用パッドに接続されている。グラウンド配線パターン 144 は、受信用フィルタ 13 用のグラウンドであって、接続路 135<sub>3</sub> を介して、図 4（a）のシールリング 136 及び図 4（g）のグラウンドパターン 153 に接続されている。グラウンド配線パターン 144 及び接続路 135<sub>3</sub> により、並列腕の共振器 P11 をグラウンドに接続するグラウンド配線のインダクタンス L1 が形成される。

#### 【0050】

グラウンド配線パターン 145 は、受信側フィルタ 13 のグラウンドであって、接

続路 135<sub>4</sub>を介して、図4 (a) のシールリング 136 及び図4 (g) のグラ  
ンドパターン 153 に接続されている。グラント配線パターン 145 及び接続路  
135<sub>4</sub>により、共振器 P12 をグラントに接続するグラント配線のインダクタ  
ンス L2 が形成される。

#### 【0051】

グラント配線パターン 146 は、受信側フィルタ 13 のグラントであって、接  
続路 135<sub>5</sub> を介して、図4 (g) のグラントパターン 153 に接続されている  
。グラント配線パターン 146 及び接続路 135<sub>5</sub> により、共振器 P13 をグラ  
ントに接続するグラント配線のインダクタンス L3 が形成される。

#### 【0052】

グラント配線パターン 147 は、ビア 61g を介して、図4 (c) に示すダイ  
アタッチ層 122 の下層に設けられたグラント層 123 のグラント配線パターン  
154 に接続され、このグラント配線パターン 154 は、接続路 135<sub>6</sub> を介し  
て、図4 (a) のシールリング 136 及び図4 (g) のグラントパターン 153  
に接続されている。グラント配線パターン 147、154 は、受信フィルタ用の  
グラント配線である。グラント配線パターン 147、154、ビア 61g 及び接  
続路 135<sub>6</sub> により、並列腕の共振器 P14 をグラントに接続するグラント配線  
のインダクタンス L4 が形成される。この共振器 P14 は、電気的には2つの共  
振器を物理的に1つにまとめたものなので、インダクタンス L4 をインダクタン  
ス L1～L3 よりも大きくすることで、帯域外抑圧度を大きくすることができる  
。例えば、並列腕の共振器 2 個を 1 個にまとめた P14 には、1.3～1.8 nH  
程度の大きなインダクタンス L4 を、並列腕の共振器をまとめていない P11 か  
ら P13 には、0.4～0.7 nH 程度の小さなインダクタンスを設けると、抑圧  
が向上する。

#### 【0053】

このように、フィルタチップ 129 をダイアタッチ層 122 にフェースダウン  
状態で実装し、ダイアタッチ層 122 及びダイアタッチ層 122 の下層のグラ  
ント層 123 で受信側フィルタ 13 をグラントに接続するグラント配線のインダク  
タンス（上記の例では L4）を形成するようにしたので、線路長の長いグラント

配線を形成することができるため、ワイヤがなくても大きなインダクタンスを実装することが可能である。なお、インダクタンス  $L_1 \sim L_4$  については、更に後述する。

#### 【0054】

グラウンド配線パターン 148 は、送信用フィルタ 12 のグラウンドであって、一方はフィルタチップ 129 に接続され、他方はグラウンド配線パターン 150 に接続される。このグラウンド配線パターン 148 は、並列腕の共振器 P2 をグラウンドに接続するグラウンド配線のインダクタンス  $L_{21}$  を形成する。

#### 【0055】

グラウンド配線パターン 149 も、送信用フィルタ 12 のグラウンドであって、一方はフィルタチップ 129 に接続され、他方はグラウンドの配線パターン 150 に接続される。このグラウンド配線パターン 149 は、グラウンド配線のインダクタンス  $L_{22}$  を形成する。グラウンド配線パターン 148、149 は共通化後に、グラウンド配線パターン 150 に接続されている。グラウンド配線パターン 150 は、ビア 60<sub>4</sub> を介して、図 4 (c) のグラウンド層 123 に形成されたグラウンド配線パターン 155 に接続されている。グラウンド配線パターン 155 は、接続路 135<sub>12</sub> を介して、図 4 (g) のグラウンドパターン 153 に接続されている。グラウンド配線パターン 150、155、ビア 60<sub>4</sub> 及び接続路 135<sub>12</sub> により、グラウンド配線のインダクタンス  $L_{23}$  が形成されている。

#### 【0056】

このように、フィルタチップ 129 をダイアタッチ層 122 にフェースダウン状態で実装し、ダイアタッチ層 122 及びダイアタッチ層 122 の下層のグラウンド層 123 でグラウンド配線のインダクタンス  $L_{21} \sim L_{23}$  を形成するようにしたので、線路長の長いグラウンド配線を形成することができるため、ワイヤがなくても大きなインダクタンスを実装することが可能である。

#### 【0057】

各グラウンド配線の線路長及び／又は線路幅を異ならせることにより、各グラウンド配線のインダクタンスの大きさを調整するようにしてもよい。

#### 【0058】

図4 (d) の位相整合用配線パターン層124上には、上述した位相整合用線路パターン132が形成されている。位相整合用パターン132は、所望の長さを確保するために、単なる直線ラインではなく、同一平面上で適当に折れ曲がった直線状の線路から構成されている。位相整合用線路パターン132の上下に位置するグラウンド層123、125に形成されたグラウンドパターン151、152 (図2のグラウンド層134) がストリップ線路のグラウンドを形成する。

#### 【0059】

位相整合用線路パターン132の一端は、ビア603を介して、図4 (c) のグラウンド層123、ダイアタッチ層122の共通端子用線路パターン143に導かれている。この共通端子用線路パターン143の一端は、フィルタチップ129と接続され、他方は接続路135<sub>11</sub>を介して、最下層である位相整合用線路パターン層／フットパッド層126の共通端子用フットパッド127<sub>3</sub>に接続されている。位相整合用線路パターン132の他端は、ビア602を介して、図4 (e) のグラウンド層125、図4 (f) の位相整合用線路パターン層／フットパッド層126の位相整合用線路パターン133の一端に導かれている。位相整合用線路パターン133の他端は、ビア60<sub>1</sub>を介して、図4 (e) のグラウンド層125、図4 (d) の位相整合用線路パターン層124、図4 (c) のグラウンド層123、図4 (b) のダイアタッチ層122の線路パターン156に導かれフィルタチップ129に接続される。

#### 【0060】

図4 (d) と (f) に示すように、上段の位相整合用線路パターン132と、下段の位相整合用線路パターン133とは、直交している部分を含んでいるとよい。これにより、位相整合用線路同士の干渉を防止することができる。また、上段の位相整合用線路パターン132よりも、下段の位相整合用線路パターン133の方を長くすることによって、特性インピーダンスが安定する。

#### 【0061】

図4 (a) に示すキャップ搭載層のシールリング (GND) 136と、図4 (c) 及び図4 (e) に示すグラウンドパターン151、152とは、接続路135<sub>1</sub>、135<sub>7</sub>、135<sub>9</sub>、135<sub>10</sub>を介して接続されている。図4 (a) に示す

キャップ搭載層のシールリング (GND) 136 と、図 4 (g) に示すグランドパターン 153 とは、接続路 135<sub>1</sub>、135<sub>3</sub>、135<sub>4</sub>、135<sub>6</sub>、135<sub>7</sub>、135<sub>9</sub>、135<sub>10</sub> を介して接続されている。図 4 (c) のグランド層 123 のグランドパターン 151 と、図 4 (e) のグランド層 125 のグランドパターン 152 とは、ビア 61<sub>1</sub>～61<sub>8</sub> を介して接続されている。図 4 (e) のグランド層 125 のグランドパターン 152 と、図 4 (g) の位相整合用線路パターン/フットパッド層 26 のグランドパターン 153 とは、ビア 61<sub>2</sub>、61<sub>3</sub>、61<sub>6</sub>、61<sub>7</sub> を介して接続されている。

#### 【0062】

ダイアタッチ層 122 及びグランド層 123 に形成されたグランド配線パターン 147、154 は、位相整合用線路パターン層 124 に形成された位相整合用線路パターン 132 上に配置されている。これにより、位相整合用回路 11 は上からグランドで覆われるため、位相整合用回路の特性インピーダンスが安定する。

#### 【0063】

ここで、図 6 に示す分波器における受信側フィルタ 13 のインダクタンス L<sub>1</sub>～L<sub>4</sub> について、図 7 を用いて説明する。

#### 【0064】

図 7 (a) は従来の分波器における受信側の回路図であり、図 7 (b) は本実施形態に係る分波器 100 の受信側の回路図を示している。図 7 (b) は、図 6 の受信側の回路に対応するものである。図 7 (a) において、符号 14 は共通端子、15 は受信側端子、32 はストリップライン (位相整合用線路)、37 は受信側の共振器を示している。また、図 7 (b) において、符号 14 は共通端子、15 は受信側端子、132、133 はストリップライン (位相整合用線路)、137 は受信側の共振器を示している。図 7 (a) に示すように、従来の分波器では、グランド共通化後にインダクタンス L が形成されている。他方、同図 (b) に示すように、本実施形態に係る分波器 100 では、グランド共通化前にインダクタンス L<sub>1</sub>～L<sub>4</sub> が形成されており、グランド共通化後にはほとんどインダクタンスが存在しない。このようなインダクタンスの配置により、本実施形態は従



来構成では得られない以下の効果を奏する。

#### 【0 0 6 5】

図 8 は、本実施形態に係る分波器 1 0 0 の受信側フィルタ 1 3 のフィルタ特性を示した図である。図 8 の①に示すように、グラウンド共通化後にインダクタンスがある従来の分波器では、抑圧が悪くなる。他方、図 8 の②に示すように、グラウンド L 1 ～ L 4 を共通化した後にインダクタンスがない本実施形態に係る分波器 1 0 0 では、抑圧が向上する。特に、低域側の抑圧度は飛躍的に改善する。

#### 【0 0 6 6】

図 2 に示す構成では、3 つのグラウンドパターン 1 3 4 の隣接するグラウンドパターン 1 3 4 間の距離はほぼ等しい。これに対し、以下に本実施形態の変形例として説明するように、これらの間隔が異なるようにすることで、格別の効果を得ることができる。

#### 【0 0 6 7】

図 9 は、本発明の本実施形態に係る分波器を変形した構成を示す断面図である。なお、図中、前述した構成要素と同一のものには同一符号を付してある。図 9 に示すように、分波器 2 0 0 は、積層パッケージ 2 2 0、フィルタチップ 1 2 9、位相整合用線路パターン 1 3 2、1 3 3 及びキャップ 1 2 8 を有する。積層パッケージ 2 2 0 は、前述した 6 つの層 1 2 1 ～ 1 2 6 が図示するように積層されている。位相整合用線路パターン 1 3 2、1 3 3 は、各位相整合用線路パターン層 1 2 4、1 2 6 上にそれぞれ形成され、かつ直列に接続されている。これにより、位相整合に必要な大きさのインダクタンス値を得ることができる。

#### 【0 0 6 8】

ここで、位相整合用線路の特性インピーダンスを安定させるため、位相整合用線路の上下をグラウンドで挟む必要がある。しかし、グラウンドは、フットパッド 1 2 7 から高さ方向に遠ざかる程、フットパッドグラウンドよりもインダクタンスを持ったグラウンドとなってしまうため、特性インピーダンスの変動が大きくなる。この変動は、位相整合用線路パターンの上下グラウンド 1 3 4 の間隔を狭める程、小さくなることが分かった。

#### 【0 0 6 9】

図 1 0 は、ストリップラインの間隔に応じた特性インピーダンスの変動を説明するための図である。横軸はストリップラインの長さを、縦軸は特性インピーダンスを示す。図 1 0 に示すように、ストリップライン下段は、位相整合用線路の特性インピーダンスの変動が小さい。他方、ストリップライン上段は、位相整合用線路の特性インピーダンスの変動が大きい。このため、上段のグランド間隔を、下段のグランド間隔よりも狭めることによって、位相整合用線路の特性インピーダンスが安定化すると共に、上下段の特性インピーダンスの差が小さくなることが分かった。位相整合用線路の特性インピーダンスが安定化すると、線路内の余分な反射が低減でき、挿入損失向上につながる。

#### 【0 0 7 0】

このような見地から、図 9 に示す分波器 2 0 0 では、上段と中段のグランド層 1 3 4 間の距離を  $H_1$  とし、中断と下段のグランド層 1 3 4 間の距離を  $H_2$  としたときに、 $H_1 < H_2$  となるように構成されている。

#### 【0 0 7 1】

また、図 1 0 は、位相整合用線路 1 3 2、1 3 3 の特性インピーダンスは、外部回路の特性インピーダンスよりも小さい方が、すなわち  $50\ \Omega$  よりも小さい方が、変動が少ないことを示している。特性インピーダンスを  $50\ \Omega$  よりも小さくするということは、位相整合用線路 1 3 2、1 3 3 の上下グランド層 1 3 4 の間隔を狭めるということであり、パッケージの小型化にもなる。

#### 【0 0 7 2】

なお、図 1 0 の長さが約  $7\text{ mm} \sim 10\text{ mm}$  にある特性インピーダンスの変動は、測定装置のプロブの影響によるもので、実際には特性インピーダンスは安定していると考えられる。

#### 【0 0 7 3】

次に、位相整合用回路 1 1 を構成する位相整合用線路パターン 1 3 2、1 3 3 の特性インピーダンスについて説明する。図 1 1 (a) は分波器 1 0 0 のフィルタ特性を示す図、同図 (b) は受信側端子 1 6 (受信ポート) の反射特性を示す図である。図 1 1 (a) の横軸は周波数、縦軸は挿入損失を示している。図中、①は位相整合用線路の特性インピーダンスが外部回路の特性インピーダンスより

も高い場合を示し、図中②は位相整合用線路の特性インピーダンスが外部回路の特性インピーダンスよりも低い場合を示している。

#### 【0074】

図11(a)に示すように、位相整合用線路パターン132、133の特性インピーダンスが、受信側端子16に接続される外部回路の特性インピーダンスよりも高いと、低い場合よりも分波器100の挿入損失が向上する。また、図11(b)に示すように、位相整合用線路の特性インピーダンスが外部回路の特性インピーダンスよりも低い場合、通過帯域の輪が縮まり、インピーダンスマッチングが向上する。

#### 【0075】

積層パッケージ120は以下に説明するように、端子間のアイソレーションが優れている。図12に、各信号間のパッケージ単体アイソレーション（チップを搭載していない状態）を示す。図12(a)は送信側端子15と共通端子14との間のアイソレーション、図12(b)は共通端子14と受信側端子16との間のアイソレーション、及び図12(c)は送信側端子15と受信側端子16との間のアイソレーションを示す。各図において、①はダイアタッチ層に形成される送信用の信号パターン141（図4(b)）及び受信用の信号パターン142と、位相整合用回路パターン132、133との間にグラウンドがない場合（比較例）のアイソレーションを示し、②はこれらの間にグラウンドパターン134（図4(c)のグラウンドパターン151）が設けられている場合のアイソレーション（本実施形態）を示す。グラウンドパターン134はダイアタッチ層122の送信線路141及び受信線路142と、位相整合用線路パターン132、133とを電氣的に遮断しているので、アイソレーションが大幅に向上する。

#### 【0076】

図13は、本実施形態に係る分波器100の積層パッケージを分解した各層を示す図であって、(a)はキャップ搭載層、(b)はダイアタッチ層、(c)はグラウンド層、(d)はフットパッド層を示している。なお、図4で示した位相整合用線路パターン層124、グラウンド層125は省略して図示している。図13(a)～図13(d)は図3や図4で既に示しているが、以下に述べる説明の都

合上、図 13 として再度図示している。図 13 に示すように、分波器 100 では、送信用グラウンドと受信用グラウンドがフットパッドのみで共通化されている。図 13 (c) に示す送信用グラウンドパターン 155 は接続路 135<sub>12</sub> に接続され、この接続路 135<sub>12</sub> はフットパッド面に形成されたグラウンドパターン 153 によりのみ接続され、図 13 (a) に示すキャップ搭載層 121 のシールリング 136 には接続されていない（左下の破線部分）。つまり、送信用グラウンドパターン 155 はフットパッド面にあるグラウンドパターン 153 のみで受信用グラウンドと共通化されている。この結果、送信と受信間のアイソレーションが図 14 のように向上する（矢印部）。図 14 では、比較例として、図 13 (a) の接続路 135<sub>12</sub> とシールリング 136 が接続しているときのアイソレーション特性（送信端子から受信端子への通過特性）を載せている。図 14 のグラフの横軸は周波数、縦軸は挿入損失（抑圧度）を示している

更に、本実施形態に係る分波器 100 では、図 3 に示すように、送信側フィルタ 12 を形成する共振器 138 と、受信側フィルタ 13 を形成する共振器 137 とは、弾性表面波の伝搬方向に横並びに配置され、フィルタチップ 129 は、横並びに配置された前記第 1 及び第 2 の弾性表面波フィルタ 12 と 13 を挟み込むように設けられたバンプ（パッド） 131 を有する。この配置により、フィルタチップ 129 上のバンプ 131 を離して設けることができるため、送受信間のアイソレーションを向上させることができる。なお、フィルタチップ 129 に発生するバルク波の影響を避けるため、例えば、フィルタチップ 129 の裏面（回路形成面に対向する面）が適当な荒さを持っていることが好ましい。この荒い裏面でバルク波が乱反射し、送信側フィルタ 12 と受信側フィルタ 13 との間の干渉を軽減することができる。

#### 【0077】

また、図 5 に示すように、ダイアタッチ層 122 の送信線路 141、受信線路 142、位相整合用回路 11 の入口と出口部分の線路が、平行もしくはほぼ平行に配置されているので、フィルタチップ 129 上のバンプを離して配置することができ、アイソレーションが向上する。また、位相整合用回路 11 の入口と出口のフリップチップボンディングパッドが、対角もしくはほぼ対角の位置にあるこ

とによって、位相整合用回路の線路の引き回しが容易となる。

#### 【0078】

以上説明した本発明の一実施形態によれば、分波器100は、異なる帯域中心周波数を有する2つの弾性表面波フィルタ12、13と、該2つの弾性表面波フィルタ同士の位相を整合させる位相整合用回路11とをパッケージ120に収容した分波器において、前記弾性表面波フィルタのチップ129をフェースダウン状態でパッケージのダイアタッチ層122に実装し、ダイアタッチ層122及びダイアタッチ層の下層であるグランド層123に、インダクタンスL4、L21～L23を形成するグランド線路パターン147、154；148、149、150、155を有する。線路長の長いグランド線路を形成することができるため、ワイヤがなくても大きなインダクタンスを実装することが可能である。これにより、小型且つ高性能な分波器デバイスを実現することができる。このようなグランド線路は、2つの弾性表面波フィルタ12、13の何れか一方又は両方に適用することができる。

#### 【0079】

また、分波器100は、ダイアタッチ層122とこの下層であるグランド層123に設けられたグランド線路パターン147、154；148、149、150、155とが、積層パッケージ120内に設けられたビア603、602、601を介して直列に接続されているので、二層にわたり引き回された線路長の充分に長いグランド線路を形成することができる。

#### 【0080】

図15(a)は、分波器100の送信フィルタと受信フィルタの周波数特性を示し、図15(b)はアイソレーション特性（送信端子から受信端子への通過特性）を示す。分波器100は、帯域外抑圧度が高く挿入損失が小さく、かつ小型である。同様の特性が、前述した分波器200でも得られる。

#### 【0081】

図16は、上記分波器100又は200を備えた電子装置のブロック図である。この電子装置は携帯電話であって、図16はその送受信系を示している。携帯電話の音声処理系などその他の構成は、便宜上省略してある。

**【0082】**

携帯電話は、R F 部 2 7 0、変調器 2 7 1 及び I F（中間周波数）部 2 7 2 を有する。R F 部はアンテナ 2 7 3、分波器 2 7 4、ローノイズアンプ 2 8 3、段間フィルタ 2 8 4、ミキサ（乗算器） 2 7 5、局部発振器 2 7 6、段間フィルタ 2 7 7、ミキサ（乗算器） 2 7 8、段間フィルタ 2 7 9 及びパワーアンプ 2 8 0 を有する。音声処理系からの音声信号は変調器 2 7 1 で変調され、R F 部 2 7 0 のミキサ 2 7 8 で局部発振器 2 7 6 の発振信号を用いて周波数変換（混合）される。ミキサ 2 7 8 の出力は段間フィルタ 2 7 9 及びパワーアンプ 2 8 0 を通り、分波器 2 7 4 に与えられる。

**【0083】**

分波器 2 7 4 は、送信フィルタ 2 7 4<sub>1</sub>と、受信フィルタ 2 7 4<sub>2</sub>と、図示を省略してある位相整合用回路とを有する分波器 1 0 0 又は 2 0 0 である。パワーアンプ 2 8 0 からの送信信号は、分波器 2 7 4 を通りアンテナ 2 7 3 に供給される。アンテナ 2 7 3 からの受信信号は、分波器 2 7 4 の受信フィルタ 2 7 4<sub>2</sub> を通り、ローノイズアンプ 2 8 3、段間フィルタ 2 8 4 を経て、ミキサ 2 7 5 に与えられる。ミキサ 2 7 5 は、局部発振器 2 7 6 の発振周波数を段間フィルタ 2 7 7 を介して受け取り、受信信号の周波数を変換して、I F 部 2 7 2 に出力する。I F 部 2 7 2 は、この信号を I F フィルタ 2 8 1 を介して受け取り、復調器 2 8 2 で復調して図示しない音声処理系に復調した音声信号を出力する。

**【0084】**

図 1 6 に示す通信装置は本発明の分波器を具備しているため、優れたフィルタ特性を持った小型の通信装置を提供することができる。

**【0085】**

以上本発明の好ましい実施の形態について詳述したが、本発明は係る特定の実施形態に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

**【0086】****【発明の効果】**

以上説明したように、本発明によれば、高い帯域外抑圧度を有する小型の分波

器を提供することができる。

【0087】

【図面の簡単な説明】

【図1】

分波器の基本構成を示す図（a）及び分波器の周波数特性を示す図（b）である。

【図2】

本発明の一実施形態に係る分波器パッケージの縦断面図である。

【図3】

図2に示す分波器を説明するための図であって、（a）は、キャップを取り外した分波器の平面図、同図（b）は、フィルタチップの接続面を示す図である。

【図4】

図2に示す分波器の積層パッケージを分解した各層を示す図である。

【図5】

図2（b）に示したダイアタッチ層を拡大して示した図である。

【図6】

図2に示す分波器の電氣的な等価モデルを示す。

【図7】

（a）は従来の分波器における受信側の回路図、（b）は図2に示す分波器の受信側の回路図を示している。

【図8】

図2に示す分波器の受信側フィルタのフィルタ特性を示した図である。

【図9】

図2に示す分波器の変形例の断面図である。

【図10】

ストリップラインの間隔に応じた特性インピーダンスの変動を説明するための図である。

【図11】

図2に示す分波器を説明するための図であって、（a）はこの分波器のフィル

タ特性を示す図、(b)は受信ポートの反射特性を示す図である。

【図 1 2】

図 2 に示す分波器における各信号間のパッケージ単体アイソレーションを示す図である。

【図 1 3】

図 2 に示す分波器の積層パッケージを分解した各層を示す図である。

【図 1 4】

図 2 に示す分波器のフィルタ特性を示す図である。

【図 1 5】

図 2 に示す分波器のフィルタ特性を示す図である。

【図 1 6】

第 8 実施形態に係る電子装置のブロック図である。

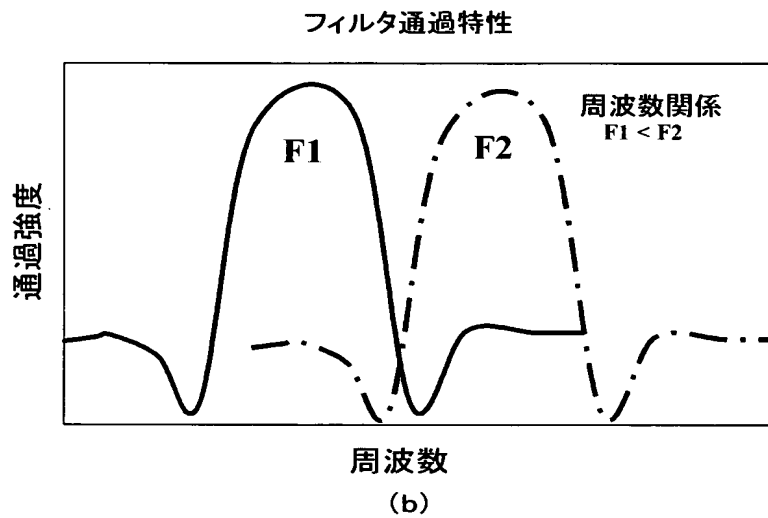
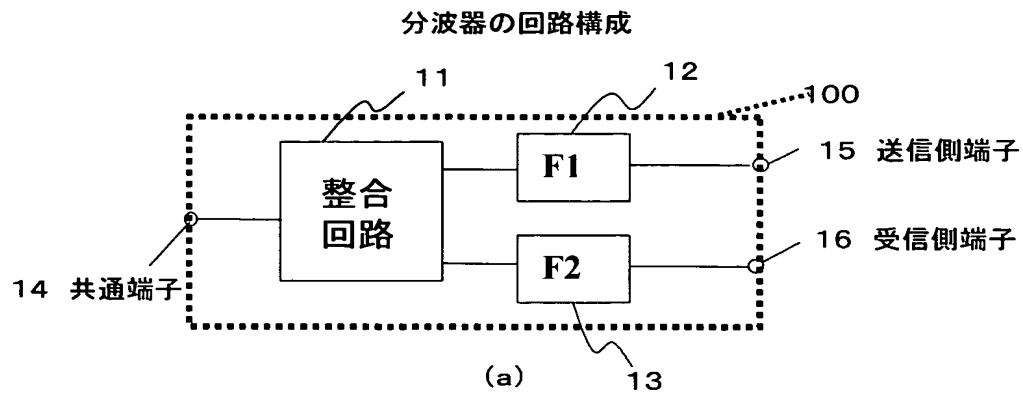
【符号の説明】

- 1 0 0      分波器
- 1 2 0      積層パッケージ
- 1 2 8      キャップ
- 1 2 9      フィルタチップ
- 1 3 2、1 3 3      位相整合用線路パターン
- 1 3 4      グランドパターン
- 1 3 5      接続路



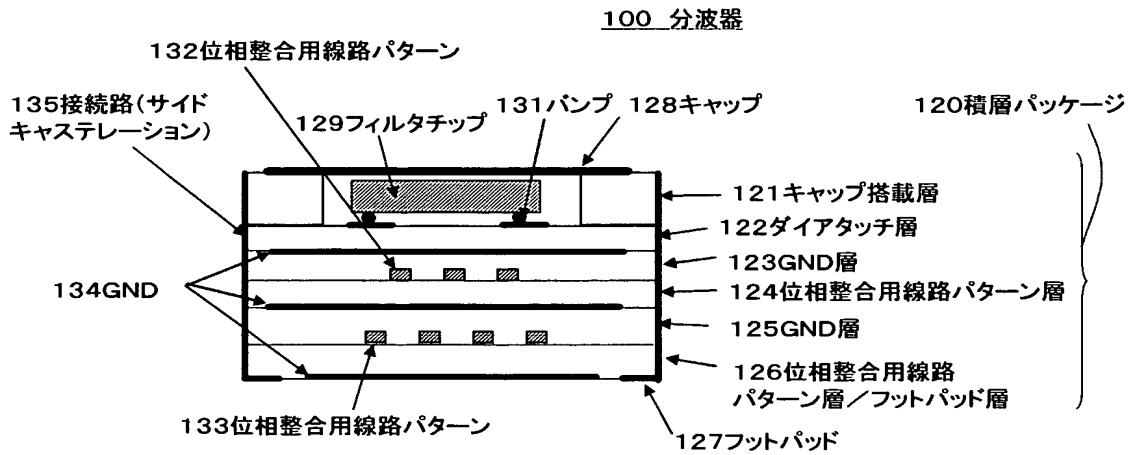
【書類名】 図面

【図 1】



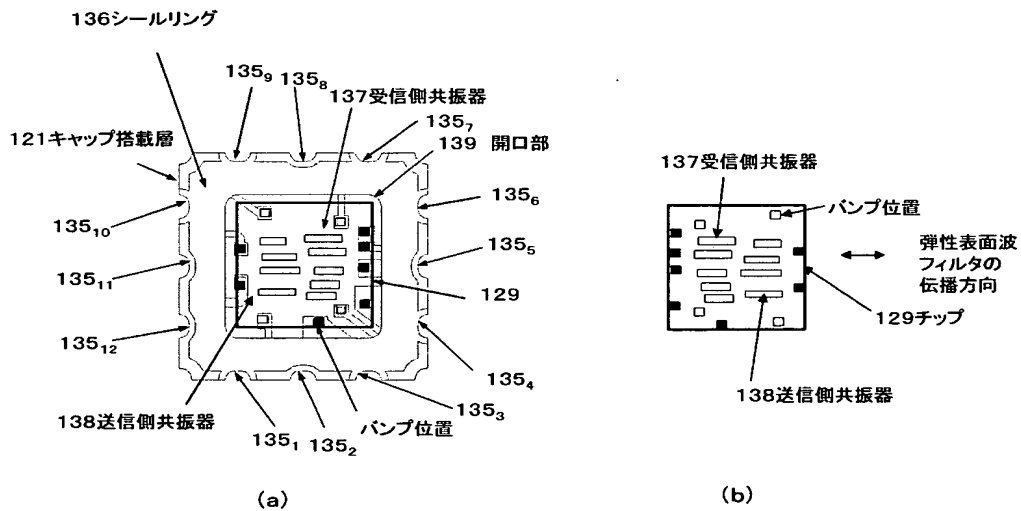
【図 2】

本発明の一実施形態



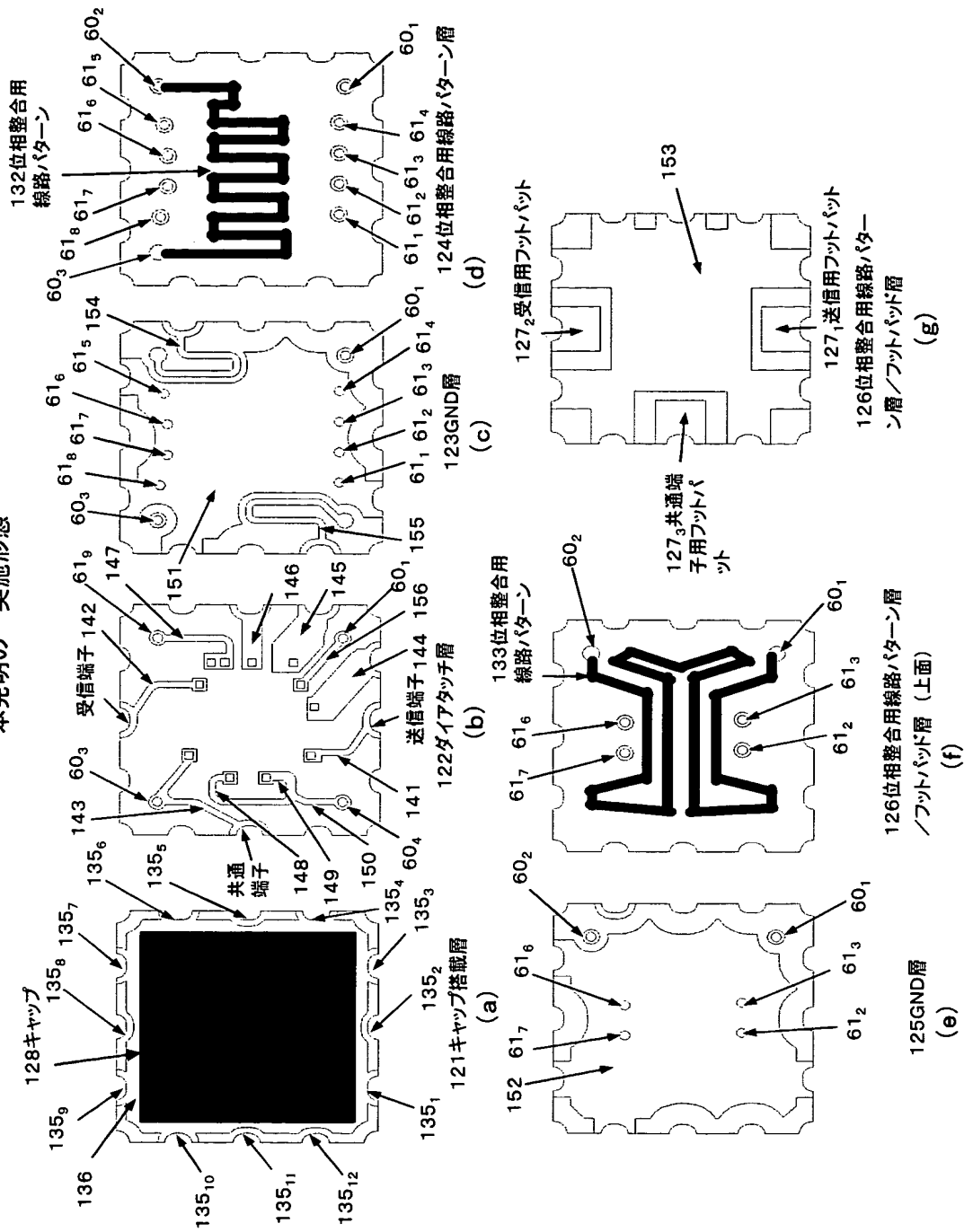
【図 3】

本発明の一実施形態

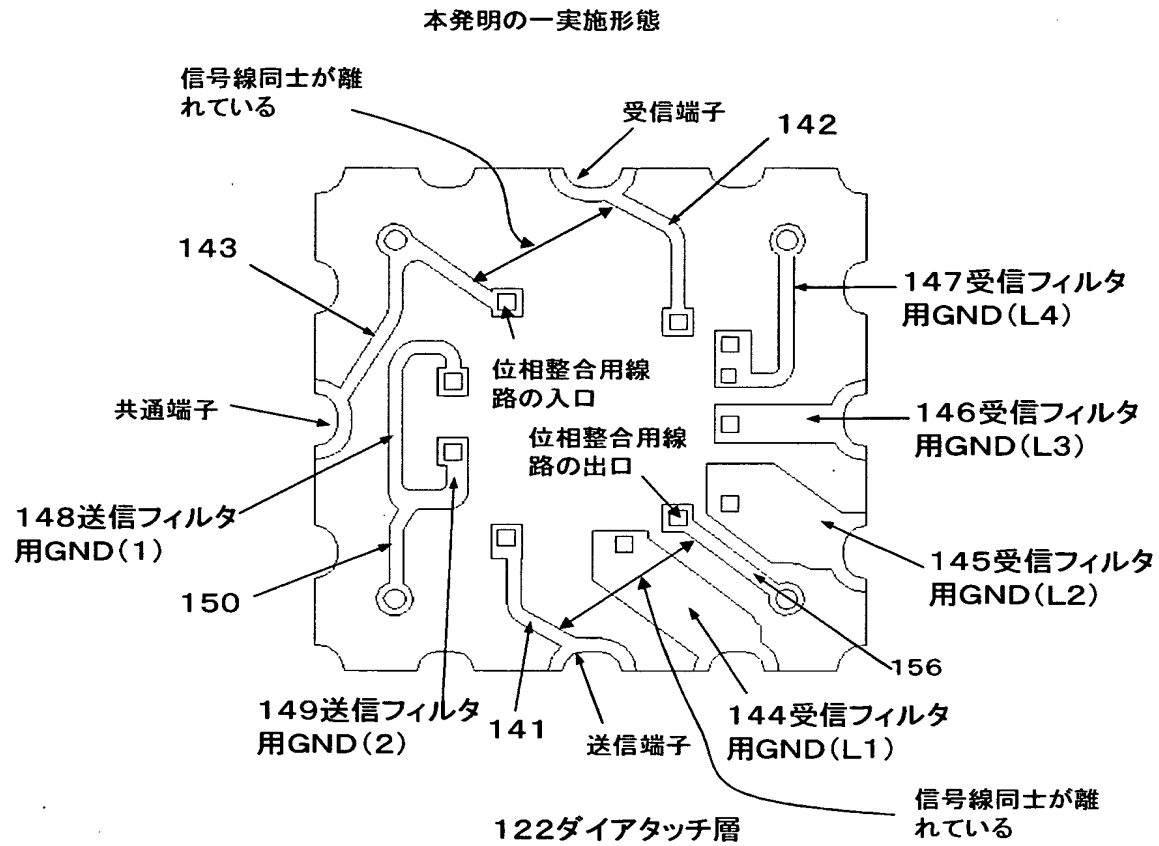


【図 4】

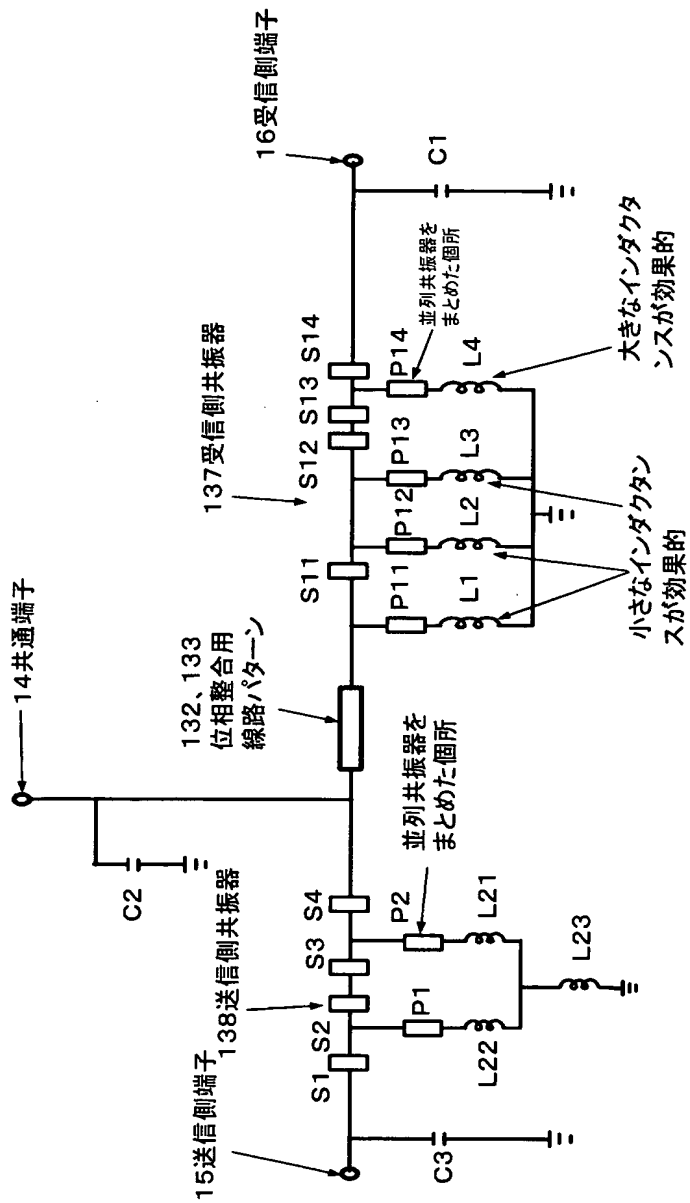
## 本発明の一実施形態



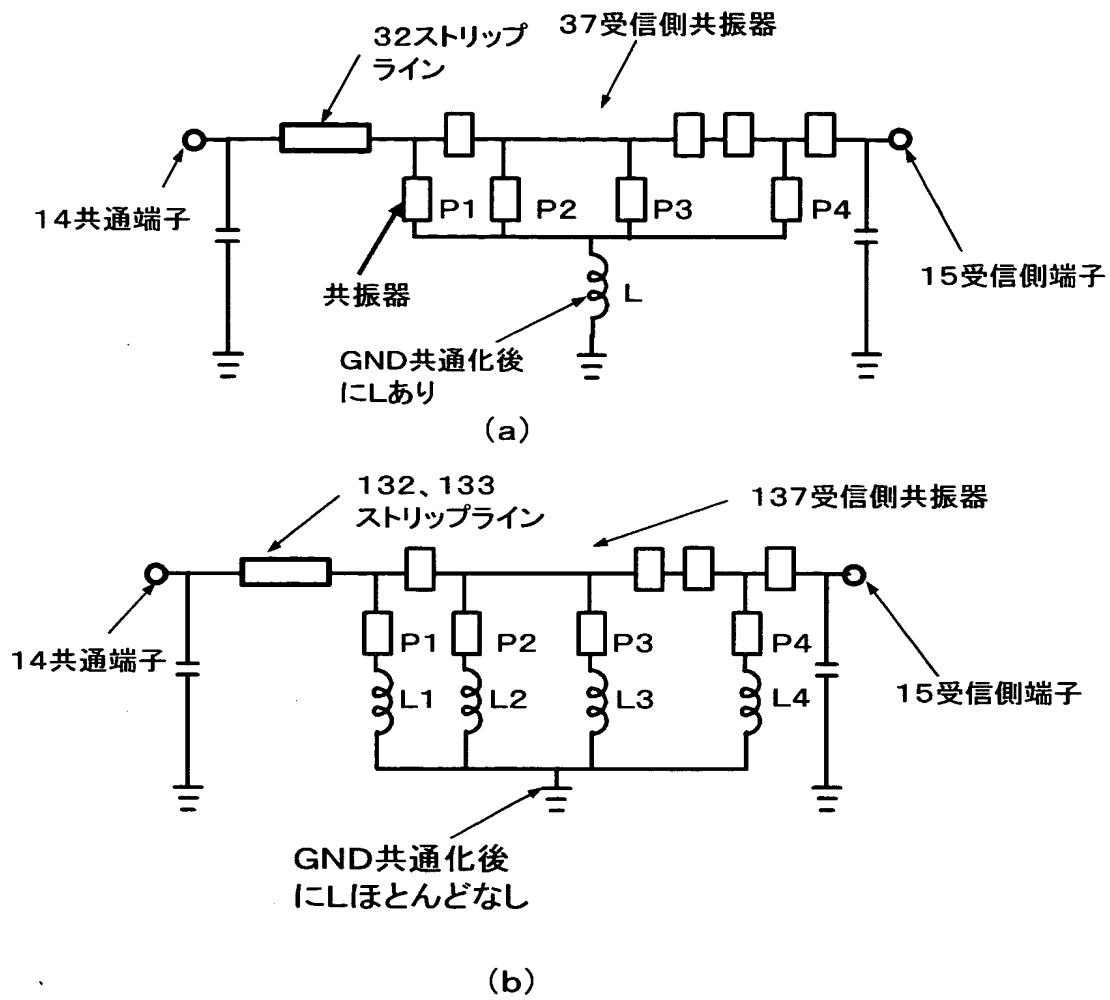
【図 5】



【図 6】

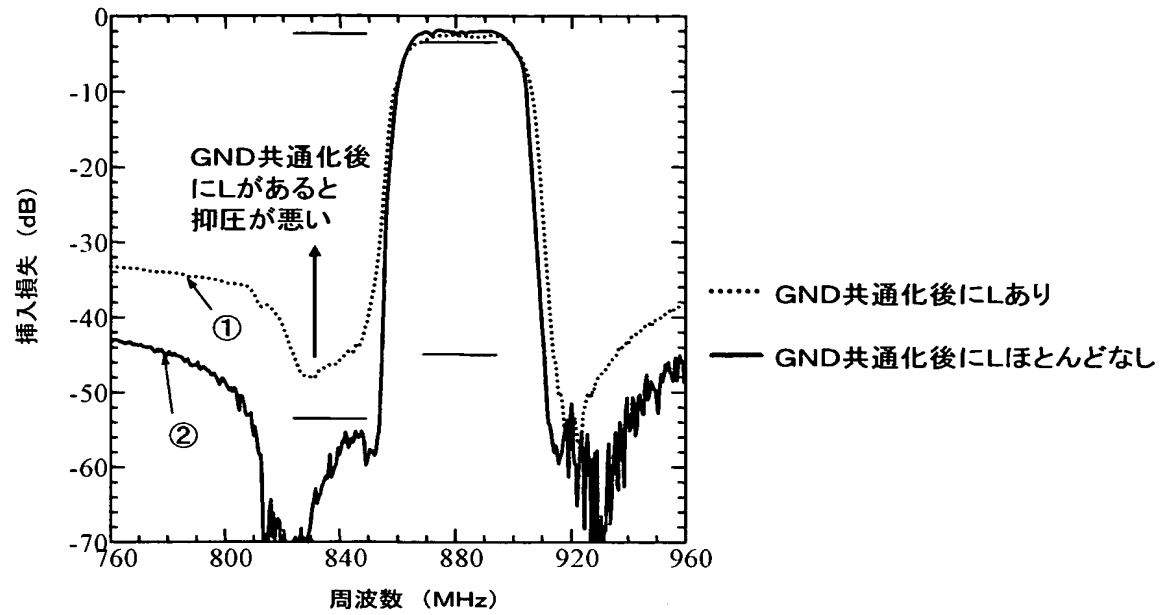


【図 7】

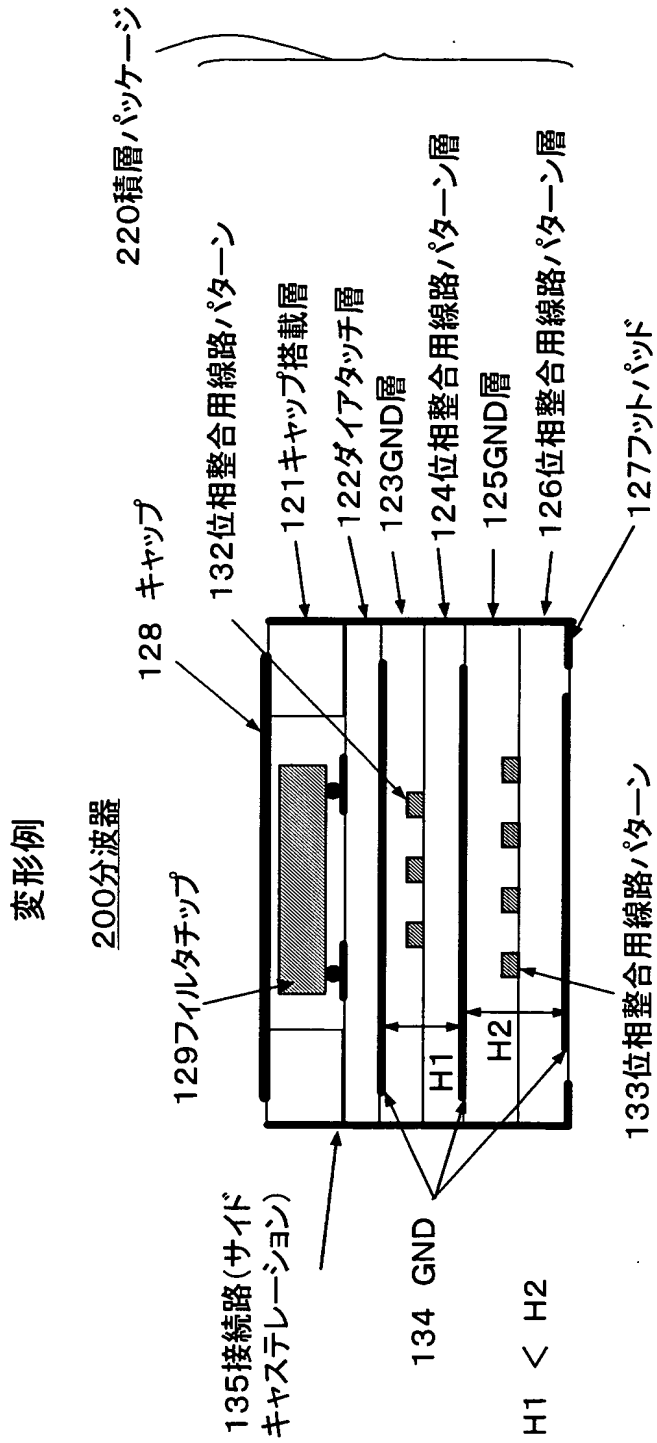


【図 8】

## 分波器のフィルタ特性

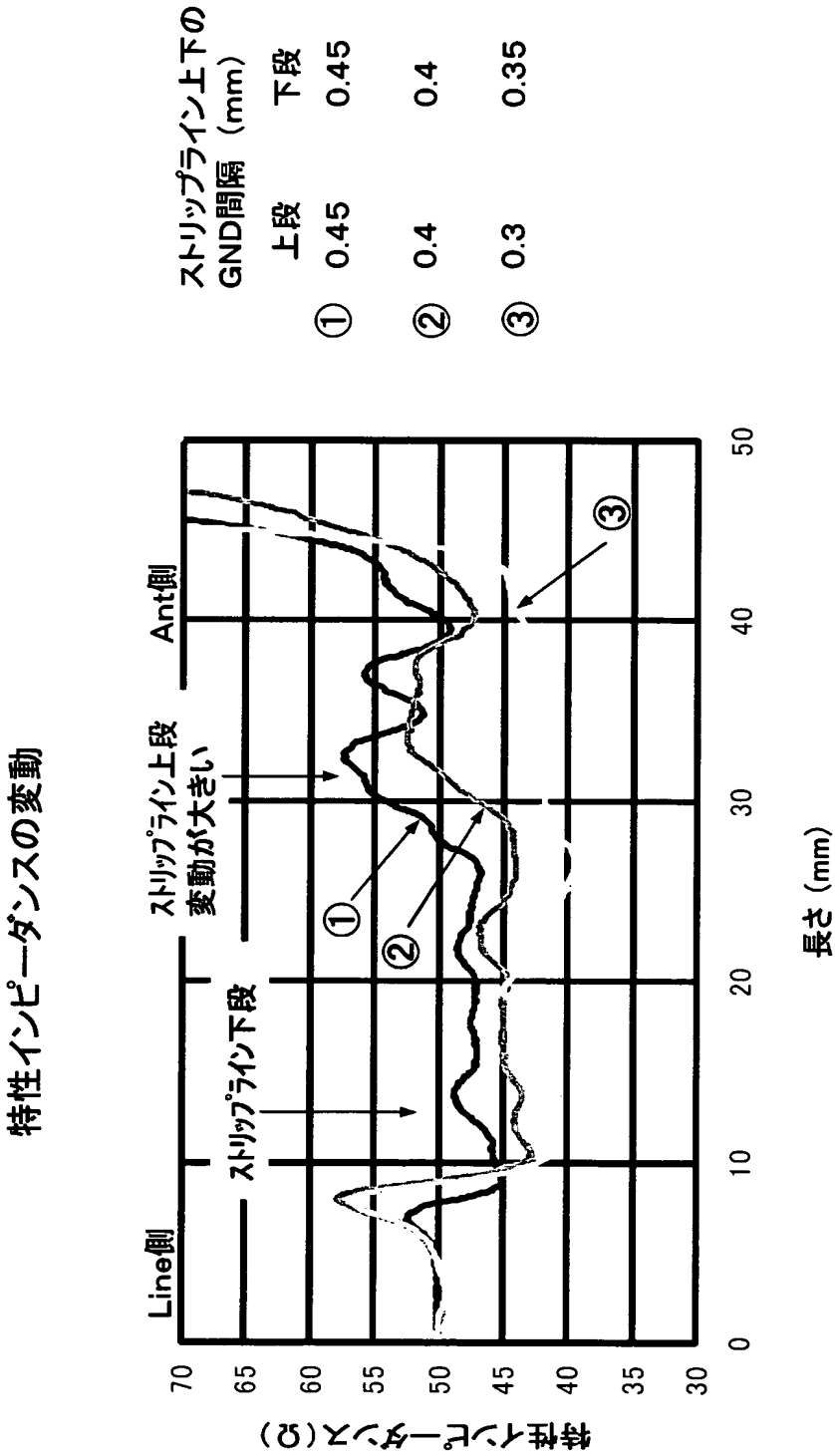


【図 9】





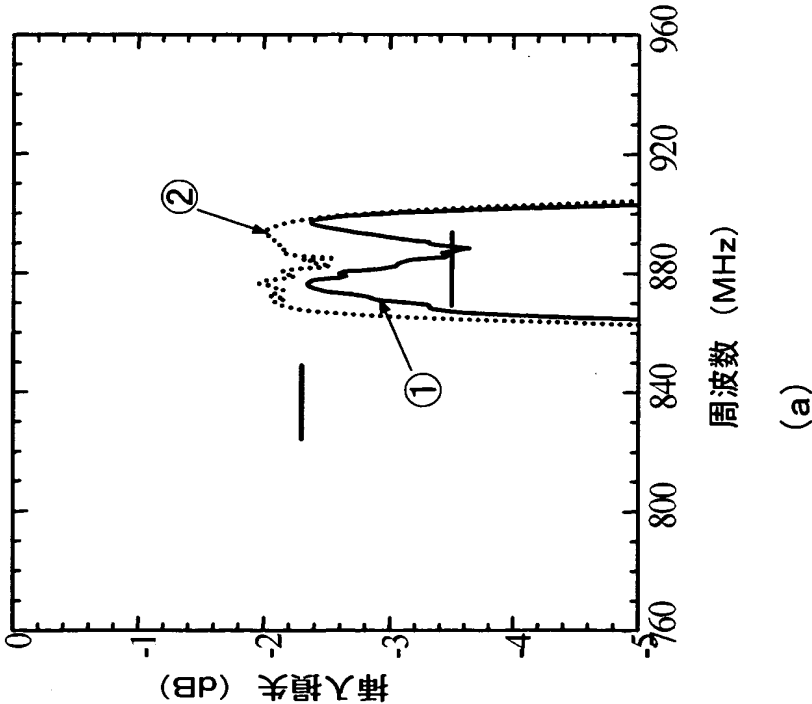
【図 1 0】



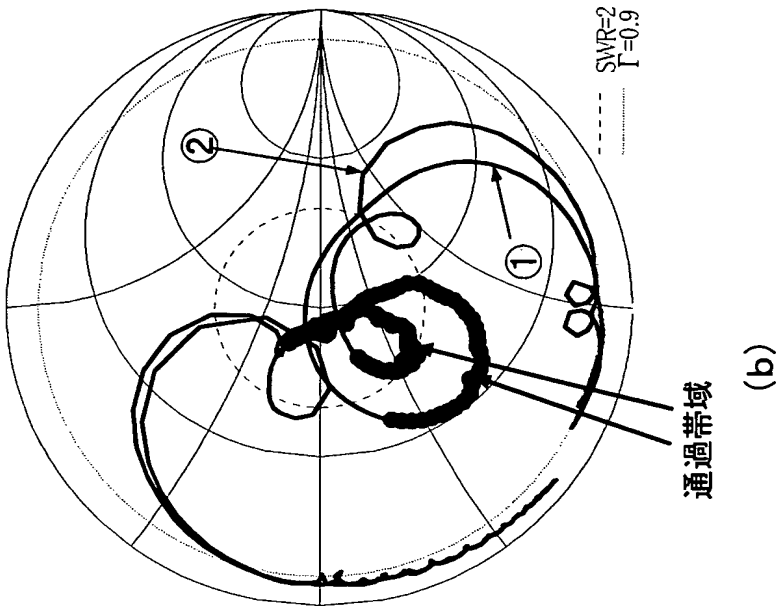
【図 1 1】

- ① 位相整合用線路の特性インピーダンスが外部回路の特性インピーダンスよりも高い場合
- ② 位相整合用線路の特性インピーダンスが外部回路の特性インピーダンスよりも低い場合

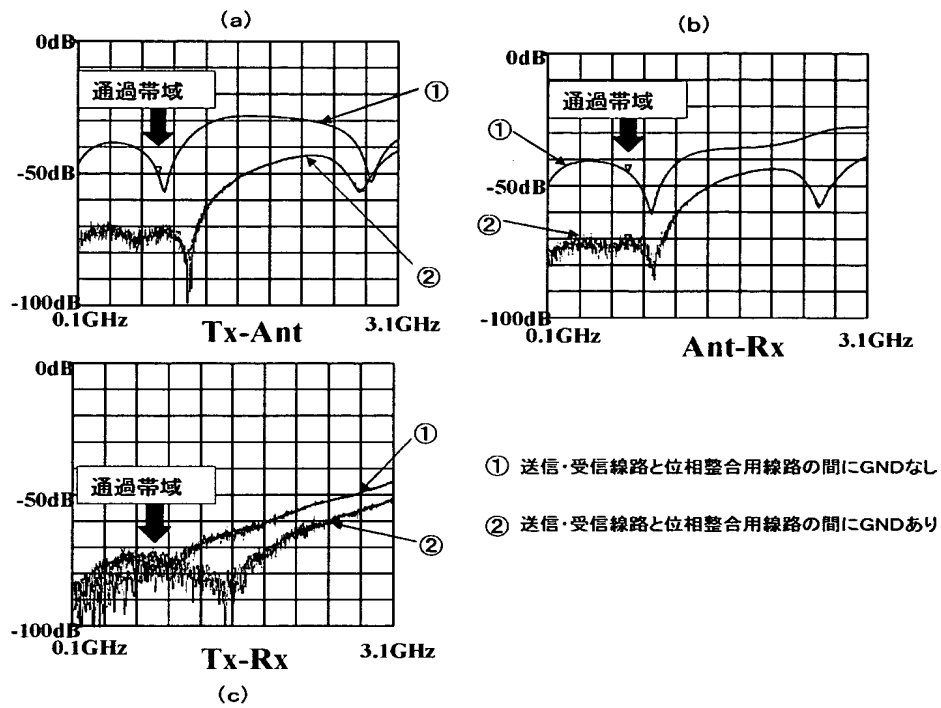
通過帯域拡大図



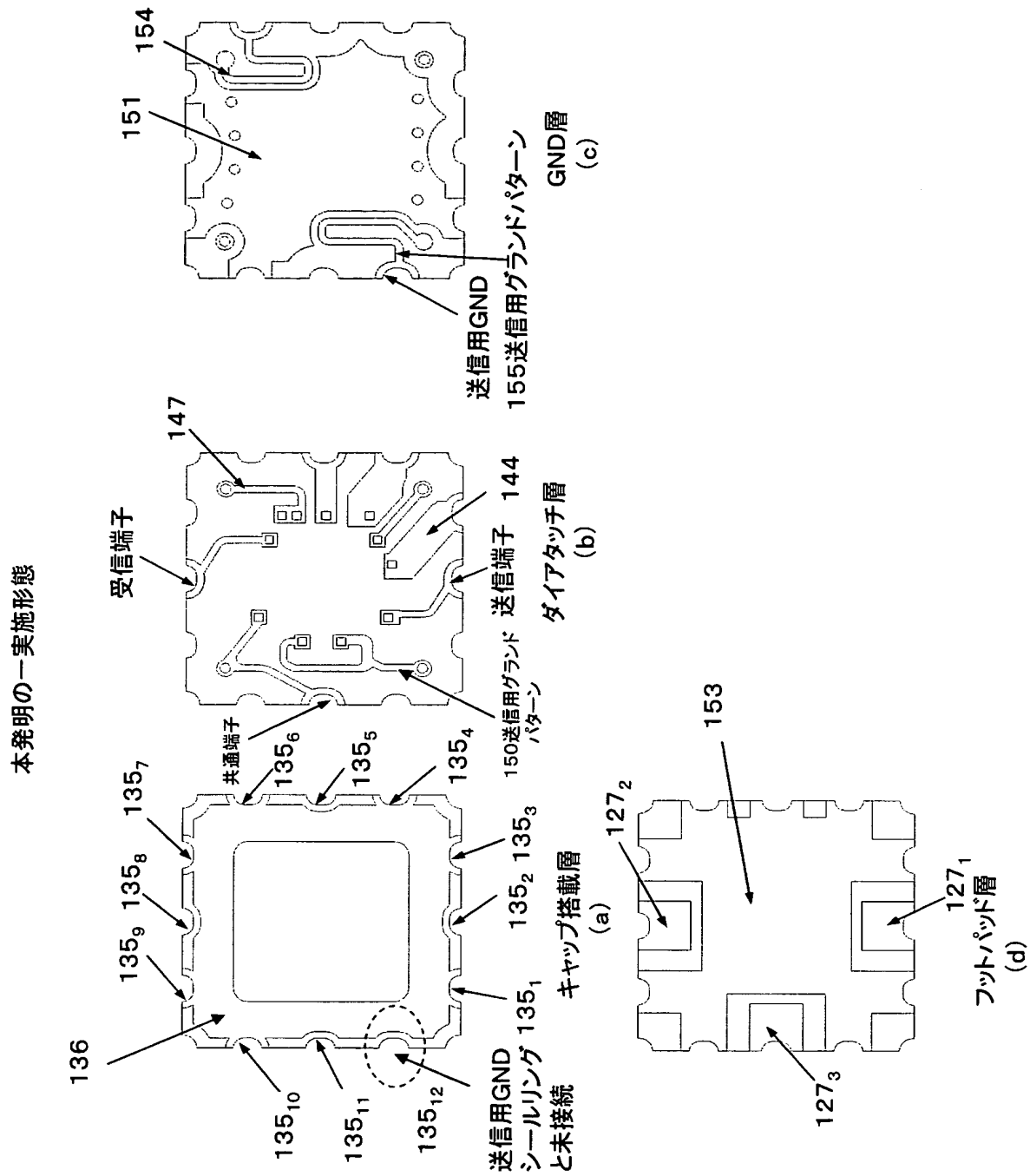
受信ポートの反射特性



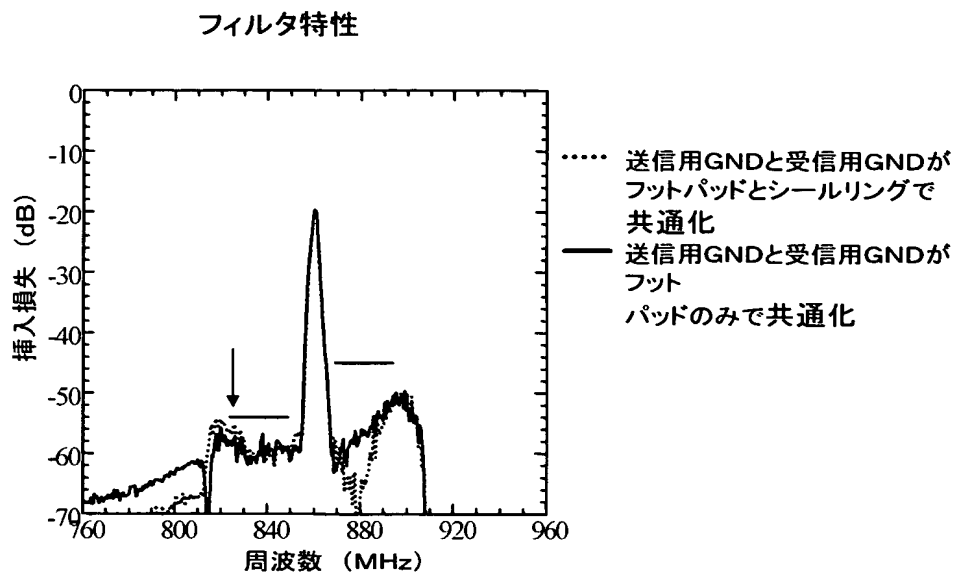
【図 12】



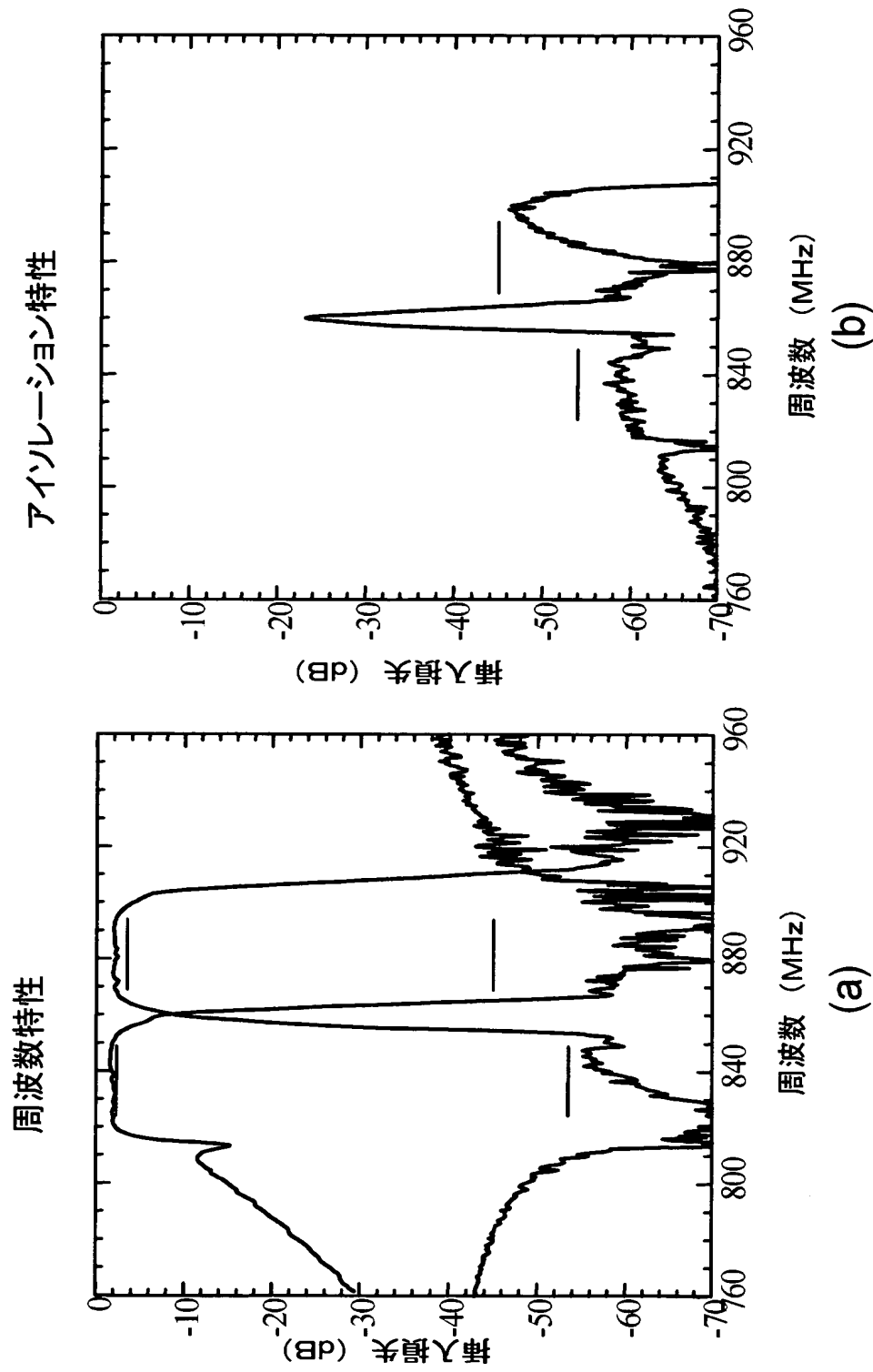
【図 13】



【図 14】

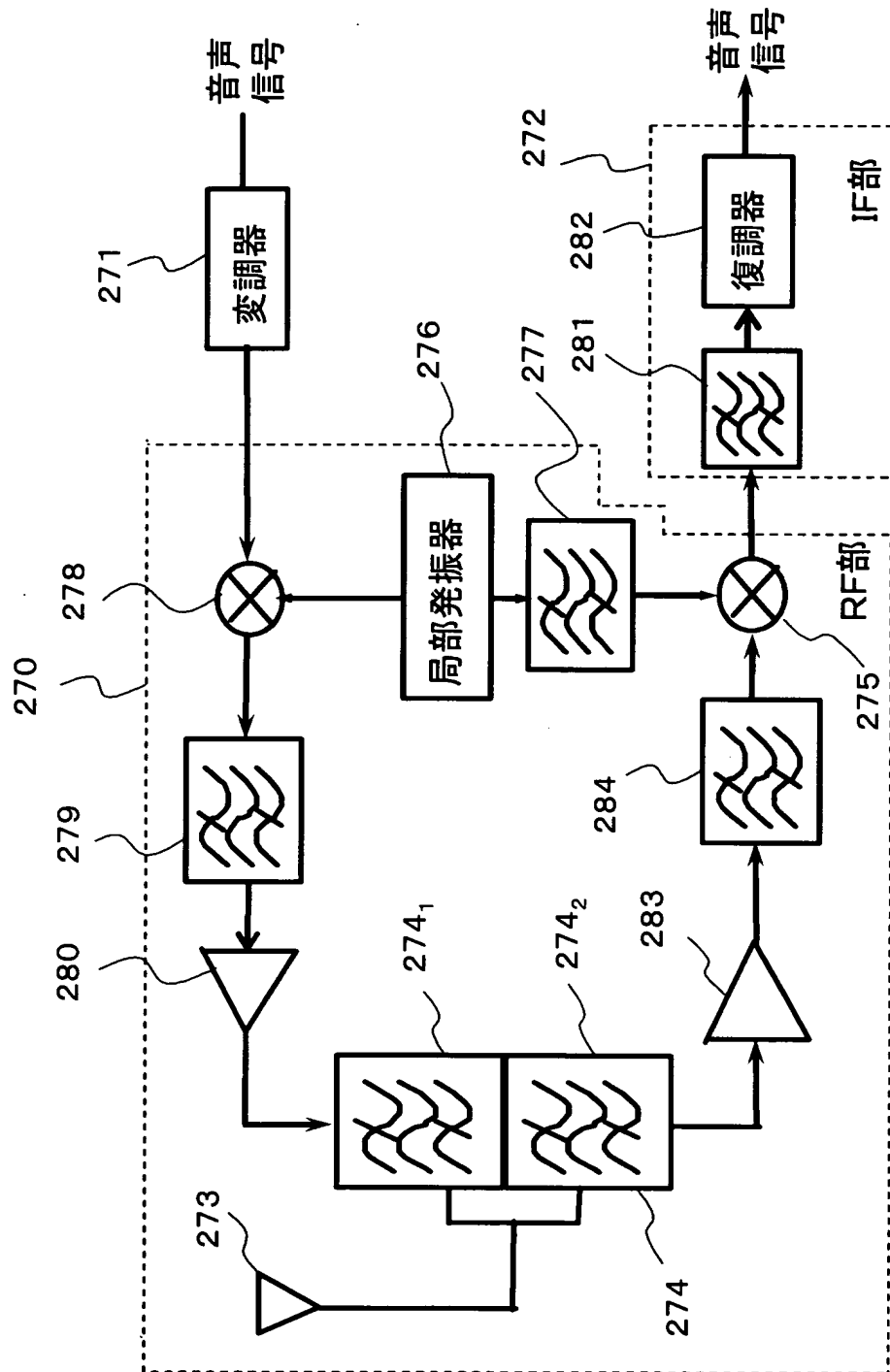


【図 15】



【図 16】

本発明の一実施形態に係る電子装置



【書類名】 要約書

【要約】

【課題】 高い帯域外抑圧度を有する小型の分波器を提供する提供する。

【解決手段】 異なる帯域中心周波数を有する 2 つの弾性表面波フィルタ 1 2、1 3 と、該 2 つの弾性表面波フィルタ同士の位相を整合させる位相整合用回路 1 1 とをパッケージ 1 2 0 に収容し、前記弾性表面波フィルタのチップ 1 2 9 をフェースダウン状態でパッケージのダイアタッチ層 1 2 2 に実装し、前記ダイアタッチ層及び前記ダイアタッチ層の下層に、インダクタンスを形成するグラウンド線路パターン 1 4 7、1 5 4；1 4 8、1 4 9、1 5 0、1 5 5 を有する。

【選択図】 図 3



特願 2003-124385

出願人履歴情報

識別番号

[398067270]

1. 変更年月日 2002年11月 5日  
[変更理由] 住所変更  
住 所 神奈川県横浜市港北区新横浜二丁目3番12号  
氏 名 富士通メディアデバイス株式会社
2. 変更年月日 2003年 5月30日  
[変更理由] 住所変更  
住 所 神奈川県横浜市港北区新横浜二丁目3番地12  
氏 名 富士通メディアデバイス株式会社

特願 2003-124385

出願人履歴情報

識別番号

[000005223]

1. 変更年月日

1996年 3月26日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中4丁目1番1号

氏 名

富士通株式会社